Министерство науки и высшего образования Российской Федерации

Федеральное государственное бюджетное образовательное учреждение высшего образования
«Сибирский государственный индустриальный университет»

Кафедра электротехники, электропривода и промышленной электроники

УТВЕРЖДАЮ
Директор института передовых инженерных технологий
_____ И.Ю. Кольчурина
подпись
«____» _____ 20___ г.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ

Программируемые логические интегральные схемы

15.03.06 «Мехатроника и робототехника»
(направленность (профиль): «Цифровой инжиниринг»)

Квалификация выпускника
Бакалавр

Форма обучения
Очная форма

Срок обучения: 4 года

Год начала подготовки 2026

Новокузнецк
2026

СибГИУ
Подлинник электронного документа хранится в системе электронного согласования документов СибГИУ
ДОКУМЕНТ ПОДПИСАН ЭП
Сертификат: c7fcee22ea712e8a9d62ca0595e78e8dabbfaa85
Владелец: Директор ИПИТ Кольчурина Ирина Юрьевна
Действителен: с 4 июня 2025 г. по 26 августа 2026 г.
Дата и время: 02-06-2026 10:11:55 ПРОВЕРИТЬ ПОДПИСЬ

1 Цели и задачи освоения учебной дисциплины

Целями учебной дисциплины являются:

– подготовка обучающихся к профессиональной деятельности в области проектирования устройств на основе программируемых логических интегральных схем (ПЛИС) исходя из технического задания.;

– подготовка обучающихся к профессиональной деятельности в области разработки файлов конфигурации ("прошивок") для программируемых логических интегральных схем.;

– подготовка обучающихся к профессиональной деятельности по профилю «Цифровой инжиниринг» в рамках направления подготовки 15.03.06 «Мехатроника и робототехника».

Задачами учебной дисциплины являются:

– изучение современных промышленных средств автоматизации, начиная с этапа их появления и заканчивая настоящим временем, краткая история развития средств автоматизации;

– изучение отдельных узлов промышленных устройств на основе ПЛИС (изучение работы, навыки программирования), принципы подбора аппаратного обеспечения (взаимодействие узлов между собой);

– языки разработки описаний ПЛИС, обзор датчиков параметров и устройств человеко-машинного интерфейса.

2 Место учебной дисциплины в структуре ООП по направлению подготовки (специальности)

Учебная дисциплина относится к учебным дисциплинам части, формируемой участниками образовательных отношений **Блока 1 «Дисциплины (модули)»** ООП по направлению подготовки (специальности) 15.03.06 «Мехатроника и робототехника».

Учебная дисциплина базируется на предварительном усвоении обучающимися учебных дисциплин:

– Управление техническими системами;

– Основы микропроцессорной техники.

Учебная дисциплина дополняет знания и умения, получаемые по одновременно изучаемым и последующим учебным дисциплинам:

– Системы управления электроприводов;

– Микропроцессорные системы управления электроприводов;

– Преддипломная практика;

– Научно-исследовательская работа.

3 Планируемые результаты обучения по учебной дисциплине

Процесс изучения учебной дисциплины направлен на формирование следующих компетенций:

– Профессиональные компетенции

Наименование категории (группы) ПК	Код и наименование ПК	Код и наименование индикатора достижения ПК	Планируемые результаты обучения
	ПК-2: Способен осуществлять техническое сопровождение пусконаладки, переналадки и функционирования гибких производственных систем в машиностроении	ПК-2.1 Контролирует выполнение пусконаладки гибких производственных систем в машиностроении	– знать: требования к пусконаладке устройств на основе ПЛИС в составе гибких производственных систем в машиностроении. – уметь: контролировать выполнение пусконаладки устройств на основе ПЛИС в составе гибких производственных систем в машиностроении.
		ПК-2.3 Составляет приёмо-сдаточную документацию по результатам испытаний гибких производственных систем в машиностроении	– знать: современное оборудование и его применимость для отдельных разделов проекта на различных стадиях проектирования гибких производственных систем в машиностроении. – уметь: выбирать оборудование для отдельных разделов проекта на различных стадиях проектирования гибких производственных систем в машиностроении.

– Универсальные компетенции

Наименование категории (группы) УК	Код и наименование УК	Код и наименование индикатора достижения УК	Планируемые результаты обучения
Разработка и реализация	УК-2: Способен определять	УК-2.1 Формулирует совокупность	– знать: методы и средства достижения

проектов	круг задач в рамках поставленной цели и выбирать оптимальные способы их решения, исходя из действующих правовых норм, имеющихся ресурсов и ограничений	взаимосвязанных задач в рамках поставленной цели, обеспечивающих ее достижение	взаимосвязанных задач. – уметь: формулировать совокупность взаимосвязанных задач в рамках поставленной цели работы.
		УК-2.2 Проектирует решение конкретной задачи, выбирая оптимальный способ ее решения, исходя из действующих правовых норм и имеющихся ресурсов и ограничений	– знать: требования к проекту решения конкретной задачи, выбирая оптимальный способ ее решения, исходя из действующих правовых норм и имеющихся ресурсов и ограничений. – уметь: проектировать решение конкретной задачи, выбирая оптимальный способ ее решения, исходя из действующих правовых норм и имеющихся ресурсов и ограничений.
		УК-2.3 Решает конкретные задачи (исследования, проекта, деятельности) заявленного качества в рамках заданных ограничений	– знать: основные приёмы при решении конкретных задач. – уметь: решать задачи качественно и в установленное время.

4 Объем и содержание учебной дисциплины

Учебные занятия по учебной дисциплине проводятся в форме контактной работы и в форме самостоятельной работы обучающихся.

Контактная работа включает в себя занятия лекционного типа (лекции), занятия семинарского типа (семинары, практические занятия, практикумы), промежуточную аттестацию обучающихся и иные формы взаимодействия обучающихся с педагогическими работниками и (или) лицами, привлекаемыми к реализации ООП на иных условиях, в том числе при проведении промежуточной аттестации обучающихся. Контактная работа может проводиться с применением электронного обучения, дистанционных образовательных технологий.

Объем учебной дисциплины

Семестр / курс	***ИТОГО***	***7 семестр***
Форма промежуточной аттестации		*зачет с оценкой*

Трудоёмкость	*академ. час.*	***108***	*108*
	зачетных единиц	***3***	*3*
Лекции, *академ. час.*		***16***	*16*
в форме практической подготовки		***0***	*0*
Лабораторные работы, *академ. час.*		***0***	*0*
в форме практической подготовки		***0***	*0*
Практические занятия, *академ. час.*		***32***	*32*
в форме практической подготовки		***0***	*0*
Курсовая работа / проект, *академ. час.*		***0***	*0*
в форме практической подготовки		***0***	*0*
Консультации, *академ. час.*		***0***	*0*
в форме практической подготовки		***0***	*0*
Самостоятельная работа, *академ. час.*		***51***	*51*
в форме практической подготовки		***0***	*0*
Контроль, *академ. час.*		***9***	*9*
в форме практической подготовки		***0***	*0*

Содержание учебной дисциплины

Раздел 1 Основные понятия о программируемых логических интегральных схемах;

Тема 1.1 Ретроспектива развития и основные виды программируемых логических интегральных схем (Основные понятия и определения дисциплины. Цели и задачи курса. Список литературы и источники информации по дисциплине. Программируемые логические интегральные схемы (ПЛИС), их роль и особенности для применения в системах управления объектами. Ретроспектива развития цифровой схемотехники и предпосылки возникновения микросхем программируемой логики. Классификация ПЛИС по поколениям, по типу, по степени интеграции. Классификация ПЛИС по кратности программирования. Физические интерфейсы и протоколы обмена информацией. Свойства и возможности ПЛИС. Области применения ПЛИС.);

Тема 1.2 Параметры СБИС программируемой логики и особенности её использования (Программируемые логические матрицы (ПЛМ). Обобщенная структурная схема. Сложные программируемые логические устройства (CPLD). Обобщенная структурная схема. Понятие функционального блока. Структура макроячейки. Структура программируемой матрицы межсоединений. Структура блока ввода-вывода. Программируемые пользователем вентильные матрицы (FPGA). Обобщенная структура. Конфигурируемые логические блоки разной зернистости. Технология JTAG. Назначение, основная концепция, режимы работы, схема ячейки граничного сканирования, интерфейс JTAG, транспортный механизм, устройство управления граничным сканированием, режимы граничного сканирования, команды граничного сканирования. Системы-на-кристалле (SoC). Классификация. Основные характеристики. Hard-ядра, единицы интеллектуальной

собственности (IP-ядра) - firm-ядра и soft-ядра. Перспективы развития. Системы "System-in-Pocket".);

Раздел 2 Проектирование цифровых устройств на базе ПЛИС;

Тема 2.1 Основы проектирования цифровых устройств на базе ПЛИС с использованием САПР (Методология и общий алгоритм проектирования цифровых устройств. Обзор и общая характеристика пакета Quartus. Способы описания проекта в пакете Quartus. Компиляция проекта, параметры логического синтеза. Редактор физического размещения. Верификация проекта. Параметризуемые мегафункции.);

Тема 2.2 Методика сквозного проектирования цифровых устройств на базе ПЛИС (Verilog HDL: структура описания модуля, основные правила синтаксиса, типы и свойства входных и выходных сигналов. Verilog HDL: зарезервированные слова, параллельные операторы, последовательный оператор. Verilog HDL: типы данных, функции и процедуры. Verilog HDL: элементы структурного типа проектирования цифровых устройств. Verilog HDL: элементы потокового типа проектирования цифровых устройств. Verilog HDL: элементы поведенческого типа проектирования цифровых устройств.).

5 Перечень тем лекций

№ раздела / темы дисциплины	Темы лекций	Трудоемкость, *академ.час*	
		всего	**в форме практической подготовки**
Тема 1.1.	Ретроспектива развития и основные виды программируемых логических интегральных схем	2	
Тема 1.2.	Параметры СБИС программируемой логики и особенности её использования	2	
Тема 2.1.	Основы проектирования цифровых устройств на базе ПЛИС с использованием САПР	6	
Тема 2.2.	Методика сквозного проектирования цифровых устройств на базе ПЛИС	6	
Итого:		**16**	**0**

6 Перечень тем практических занятий (семинаров)

№ раздела / темы дисциплины	Темы практических занятий (семинаров)	Трудоемкость, *академ.час*	
		всего	**в форме**

			практической подготовки
Тема 2.1.	Применение ICARUS Verilog и GTKWaves для графического моде-лирования и просмотра дизайна	4	
Тема 2.1.	Разработка комбинационных устройств на языке Verilog	4	
Тема 2.2.	Изучение системы разработки Quartus	4	
Тема 2.2.	Разработка комбинационных устройств на языке Verilog	4	
Тема 2.2.	Реализация типовых комбинационных устройств на языке Verilog	8	
Тема 2.2.	Реализация последовательностных логических устройств на языке Verilog	8	
Итого:		**32**	**0**

7 Перечень тем лабораторных работ

№ раздела / темы дисциплины	Темы лабораторных работ	Трудоемкость, *академ.час*	
		всего	в форме практической подготовки
	Отсутствуют		
Итого:		**0**	**0**

8 Перечень тем курсовых работ (проектов)

№ раздела / темы дисциплины	Темы курсовых работ (проектов)	Трудоемкость, *академ.час*	
		всего	в форме практической подготовки
	Отсутствуют		
Итого:		**0**	**0**

9 Виды самостоятельной работы

№ раздела / темы дисциплины	Виды самостоятельной работы	Трудоемкость, *академ.час*	
		всего	в форме практической подготовки
Тема 1.1.	1. Изучение лекционного материала; 2. Прохождение тестирования.	6	

Тема 1.2.	1. Изучение лекционного материала; 2. Прохождение тестирования.	6	
Тема 2.1.	1. Изучение лекционного материала; 2. Оформление отчета о практической работе; 3. Подготовка к практическому занятию; 4. Прохождение тестирования.	19	
Тема 2.2.	1. Изучение лекционного материала; 2. Оформление отчета о практической работе; 3. Подготовка к практическому занятию; 4. Прохождение тестирования.	20	
Контроль	*Подготовка к зачёту*	9	
Итого:		**60**	**0**

10 Матрица компетентностных задач по учебной дисциплине

Контролируемые разделы (темы) дисциплины	Контролируемые компетенции	Оценочные средства
Тема 1.1.	ПК-2; УК-2	1. Тестовые задания
Тема 1.2.	ПК-2; УК-2	1. Тестовые задания
Тема 2.1.	ПК-2; УК-2	1. Наблюдение за работой на практическом занятии; 2. Отчет о практической работе; 3. Тестовые задания
Тема 2.2.	ПК-2; УК-2	1. Наблюдение за работой на практическом занятии; 2. Отчет о практической работе; 3. Тестовые задания
Зачет с оценкой.	ПК-2; УК-2	1. Зачет с оценкой на основе результатов текущего контроля

11 Входной контроль

11.1 Цель входного контроля − определить начальный уровень подготовленности обучающихся и выстроить индивидуальную траекторию обучения. В условиях личностно-ориентированной образовательной среды результаты входного оценивания обучающегося

используются как начальные значения в индивидуальном профиле академической успешности обучающегося.

11.2 Описание оценочных средств

Форма проведения входного контроля – тестирование.

Длительность тестирования – 20 минут.

Тестирование проводится в течение первых двух недель изучения учебной дисциплины в СУО СибГИУ.

Для проведения тестирования используются тестовые задания для входного контроля (для ответа на 1 вопрос, как правило, выделяется 1 минута).

Шкала оценивания результатов тестирования

За каждый правильный ответ выставляется 1 балл. Оценка выставляется в зависимости от процента правильных ответов:

Оценка формируется в соответствии с критериями таблицы:

Процент результативности (правильных ответов)	Оценка
86 до 100	«отлично»
от 67до 85	«хорошо»
от 50 до 66	«удовлетворительно»
менее 50	«неудовлетворительно»

Основываясь на результатах тестирования, формируется индивидуальная траектория обучающегося (группы обучающихся), исходя из следующих соображений:

– 86 – 100 % – обучающийся готов к изучению учебной дисциплины без дополнительного повторения изученного ранее материала;

– 50 – 67 % – обучающийся в целом готов к изучению учебной дисциплины, требуется повторение отдельных вопросов(тем) изученного ранее материала, необходимого для успешного освоения учебной дисциплины;

– 49% и менее – обучающийся имеет слабую подготовку к изучению учебной дисциплины, необходимы корректирующие занятия и консультации.

Тестовые задания для входного контроля знаний обучающихся приведены в приложении.

12 Текущий контроль

Текущий контроль знаний используется для оперативного и регулярного управления учебной деятельностью (в том числе самостоятельной) обучающихся. Данный вид контроля стимулирует у обучающихся стремление к систематической самостоятельной работе

по изучению учебной дисциплины и позволяет оценить степень освоения изученного материала.

Текущий контроль успеваемости осуществляется в течение семестра, в ходе повседневной учебной работы по индивидуальной инициативе педагогического работника, в том числе посредством использования СУО СибГИУ.

Формы проведения текущего контроля – наблюдение за работой на практическом занятии; отчет о практической работе; тестовые задания.

12.1 Рекомендации по оцениванию результатов тестирования обучающихся

Тестирование (бланковое или компьютерное с использованием СУО СибГИУ) проводится по изученным разделам (темам) учебной дисциплины для выявления уровня умений и знаний обучающегося, мотивирования обучающегося к активизации самостоятельной работы по усвоению учебного материала, выявления и устранения пробелов в знаниях, повышения дисциплины и организации учебной деятельности обучающегося.

Тестирование (бланковое или компьютерное с использованием СУО СибГИУ) проводится на практическом занятии или в рамках часов, отведенных на самостоятельную работу обучающихся. Перед тестированием обучающийся должен быть ознакомлен с правилами тестирования и критериями оценки. Длительность тестирования определяется количеством вопросов в тестовом задании (как правило, 10 – 20 вопросов из базы типовых тестовых заданий по изученным разделам (темам) учебной дисциплины): для ответа на 1 вопрос, как правило, выделяется 1-2 минуты.

При проведении текущего контроля в виде тестирования обучающемуся, как правило, предлагаются вопросы следующих типов:

– выбор только одного ответа. Обучающийся выбирает один из предложенных вариантов ответа. В случае выбора неправильного ответа обучающийся получает за данный вопрос 0 баллов; в случае правильного ответа – 1 балл;

– выбор одного или нескольких ответов. Обучающийся вправе выбрать любое непустое множество ответов. За каждый правильный ответ обучающийся получает определенное количество баллов (суммарная оценка всех правильных ответов на вопрос – 1 балл). При выборе хотя бы одного неправильного ответа обучающийся получает за данный вопрос 0 баллов;

– введение «короткого ответа» или «числового ответа». Обучающийся должен однозначно сформулировать требуемый ответ. В случае ввода неправильного ответа обучающийся получает за данный вопрос 0 баллов; в случае правильного ответа – 1 балл;

– установление соответствия (ответ на каждый из нескольких вопросов должен быть выбран из списка возможных). Обучающемуся необходимо сопоставить друг другу несколько вариантов ответов. За

каждый правильный ответ обучающийся получает 0,5 балла (итоговая оценка ответов на вопросы суммируется). При выборе хотя бы одного неправильного ответа обучающийся получает за данный блок вопросов 0 баллов;

– выбор пропущенных слов предполагает, что пропущенные слова в тексе заполняются с помощью выпадающего меню. В случае выбора неправильного ответа обучающийся получает за данный вопрос 0 баллов; в случае правильного ответа – 1 балл;

– «*перетаскивание на изображение*» (изображение или текст необходимо «перетащить» в зону на фоновом изображении), «*перетаскивание в текст*» (пропущенные слова в тексе заполняются с помощью перетаскивания) или «*перетаскивание маркеров*» (маркеры «перетаскиваются» на фоновое изображение). В случае хотя бы одного неправильного ответа обучающийся получает за данный вопрос 0 баллов; в случае правильного ответа – 1 балл.

Оценка формируется в соответствии с критериями таблицы:

Процент результативности (правильных ответов)	Оценка
86 до 100	«отлично»
от 67 до 85	«хорошо»
от 50 до 66	«удовлетворительно»
менее 50	«неудовлетворительно»

12.2 Рекомендации по оцениванию в процессе наблюдения за работой на практическом занятии

Наблюдение за работой на практическом занятии – важнейший компонент контроля деятельности обучающихся и качества их обучения. Подготовку к практическим работам обучающиеся осуществляют в рамках самостоятельной работы.

Критерии оценки в процессе наблюдения за работой на практическом занятии:

– самостоятельность выполнения задания и работы с методическими указаниями (учитывается работа в течение занятия, быстрота и способность нахождения в методических указаниях нужной информации);

– правильность выполнения работы (учитывается последовательность выполняемых действий, умение работать с инструментами и/или средствами вычислительной техники);

– рациональность использования времени, отведенного на задание (не одобряется затянутость выполнения работы с учетом индивидуальных особенностей обучающихся);

– активность обучающегося при выполнении практической работы (учитывается индивидуальная работа и работа в группе).

Система оценивания двухуровневая.

Оценку «*зачтено*» получает обучающийся если он выполнил указанную в методических указаниях последовательность действий,

получил результат, при выполнении практической работы проявил активность, самостоятельность; выделенное время использовал рационально.

Оценку «*не зачтено*» получает обучающийся, который не умеет самостоятельно работать с методическими указаниями, не может правильно выполнить указанную последовательность действий, не рационально использует отведенное время, Оценка «*не зачтено*» отмечает такие недостатки в подготовке обучающегося, которые являются серьезным препятствием к успешному овладению последующим материалом.

12.3 Рекомендации по оцениванию отчета о практической работе

Оформление отчета о проделанной практической работе обучающиеся осуществляют по итогам выполнения работы. Требования к содержанию отчета содержатся в методических указаниях.

Критерии оценки отчета о практической работе:

– правильность выполнения работы (учитывается полнота отчета о практической работе, наличие всех необходимых данных, наличие выводов, наличие ошибок и неточностей);

– аккуратность оформления отчета о практической работе.

Система оценивания двухуровневая.

Оценку «*зачтено*» получает обучающийся если он подготовил отчет о практической работе, в котором задание выполнено без серьезных ошибок и оформлено в соответствии с требованиями (без серьезных недочетов), содержание раскрывает тему задания.

Оценку «*не зачтено*» получает обучающийся, который представил отчет о практической работе, не соответствующий требованиям, содержащий ошибки в расчетах, выводах. Оценка «*не зачтено*» отмечает такие недостатки в подготовке обучающегося, которые являются серьезным препятствием к успешному овладению последующим материалом.

Задания и вопросы для текущего контроля знаний обучающихся по разделам (темам) учебной дисциплины приведены в приложении.

13 Промежуточная аттестация

13.1 Оценочные материалы для промежуточной аттестации обучающихся по учебной дисциплине предназначены для оценки степени достижения запланированных результатов обучения по завершению изучения учебной дисциплины в установленной учебным планом форме и позволяют определить качество усвоения изученного материала.

Итоговой формой контроля сформированности компетенций у обучающихся по учебной дисциплине является: зачет с оценкой.

Оценочные материалы для промежуточной аттестации обучающихся включают: зачет с оценкой на основе результатов текущего контроля.

13.3 Оценивание обучающегося на зачете (зачет с оценкой)

Зачет проводится по результатам текущего контроля.

Таблица – Шкала оценивания обучающегося по дисциплине «Программируемые логические интегральные схемы» по результатам текущего контроля

Оценка экзамена	Требования к знаниям
«отлично»	Оценка «отлично» выставляется обучающемуся, если исчерпывающе, последовательно, четко и логически излагал ответы на устные вопросы при опросах, подтвердил освоение программного материала выполнением тестовых заданий на среднюю оценку выше четырех с половиной баллов, выполнил все задания и посещал более 60% аудиторных занятий
«хорошо»	Оценка «хорошо» выставляется обучающемуся, если он твердо знает материал, грамотно и по существу излагал ответы на устные вопросы при опросах, подтвердил освоение программного материала выполнением тестовых заданий на среднюю оценку выше трех баллов, выполнил более 80% заданий и посещал более 30% аудиторных занятий
«удовлетво-рительно»	Оценка «удовлетворительно» выставляется обучающемуся, если он твердо знает материал, грамотно и по существу излагал ответы на устные вопросы при опросах, подтвердил освоение программного материала выполнением тестовых заданий на среднюю оценку три и выше баллов
«неудовлет-ворительно»	Оценка «неудовлетворительно» выставляется обучающемуся, если он допускал неточности при изложении ответов на устные вопросы при опросах, подтвердил освоение программного материала выполнением тестовых заданий на среднюю оценку ниже трех баллов. Оценка «неудовлетворительно» ставится обучающимся, которые не могут продолжить обучение без дополнительных занятий по данной учебной дисциплине.

Задания и вопросы для промежуточной аттестации обучающихся приведены в приложении.

14 Учебно-методическое и информационное обеспечение учебной дисциплины

а) литература:

1 Шишов, О. В. Современные средства АСУ ТП : учебник / О. В. Шишов. - Москва : Инфра-Инженерия, 2021. - 532 с. - ISBN 978-5-9729-

0622-2. – URL: https://www.studentlibrary.ru/book/ISBN9785972906222.html (дата обращения: 05.02.2026);

2 Мятеж, С. В. Промышленные контроллеры : учебное пособие / С. В. Мятеж. – Москва : Издательство НГТУ, 2016. – 160 с. – ISBN 978-5-7782-3097-2. – URL: http://www.studentlibrary.ru/book/ISBN9785778230972.html (дата обращения: 05.02.2026);

3 Петров, И. В. Программируемые контроллеры. Стандартные языки и приемы прикладного проектирования / И. В. Петров. – Москва : СОЛОН-Пресс, 2022. – 256 с. – ISBN 5-98003-079-4. – URL: https://www.studentlibrary.ru/book/ISBN5980030794.html (дата обращения: 05.02.2026);

4 Стешенко, В. Б. ПЛИС фирмы Altera : элементная база, система проектирования и языки описания аппаратуры / В. Б. Стешенко. - 4-е изд. - Москва : ДМК Пресс, 2023. - 575 с. - ISBN 978-5-89818-615-9. – URL: https://www.studentlibrary.ru/ru/book/ISBN9785898186159.html (дата обращения: 05.02.2026);

5 Поляков, А. К. Языки VHDL и VERILOG в проектировании цифровой аппаратуры на ПЛИС : учебное пособие / Поляков А. К. - Москва : Издательский дом МЭИ, 2017. - ISBN 978-5-383-01203-1. – URL: https://www.studentlibrary.ru/ru/book/ISBN9785383012031.html (дата обращения: 05.02.2026);

6 Наваби, З. Проектирование встраиваемых систем на ПЛИС / З. Наваби; пер. с англ. В. В. Соловьева - 2-е изд. - Москва : ДМК Пресс, 2023. - 465 с. - ISBN 978-5-89818-425-4. – URL: https://www.studentlibrary.ru/ru/book/ISBN9785898184254.html (дата обращения: 05.02.2026).

б) ресурсы информационно-телекоммуникационной сети «Интернет»:

1 Электронный каталог : сайт / Научно-техническая библиотека СибГИУ. – Новокузнецк, [199 –]. – URL: http://libr.sibsiu.ru. – URL: https://libr.sibsiu.ru;

2 Электронная библиотека // Научно-техническая библиотека СибГИУ : сайт. – Новокузнецк, [200 –]. – URL: http://library.sibsiu.ru/LibrELibraryFullText.asp. – Режим доступа: для авторизир. пользователей. – URL: https://library.sibsiu.ru/LibrELibraryFullText.asp;

3 Консультант студента : электронно-библиотечная система / ООО «КОНСУЛЬТАНТ СТУДЕНТА». – Москва, [200 –]. – URL: http://www.studentlibrary.ru. – Режим доступа: для авторизир. пользователей;

4 ЛАНЬ : электронно-библиотечная система : [коллекция «Единая профессиональная база знаний для технических вузов - Издательство Лань" ЭБС»] / ООО «Издательство ЛАНЬ». – Санкт-Петербург, [200 –]. –

URL: http://e.lanbook.com. – Режим доступа: для авторизир. пользователей;

5 Образовательная платформа ЮРАЙТ / ООО «Электронное издательство ЮРАЙТ». – Москва, [200 –]. – URL: https://urait.ru. – Режим доступа: для авторизир. пользователей;

6 Университетская библиотека онлайн : электронно-библиотечная система / ООО «Директ-Медиа». – Москва, [200 –]. – URL: https://biblioclub.ru. – Режим доступа: для авторизир. пользователей. – URL: http://www.biblioclub.ru;

7 НАУЧНАЯ ЭЛЕКТРОННАЯ БИБЛИОТЕКА eLIBRARY.RU : база данных / ООО «НЭБ». – Москва, [200 –]. – URL: http://elibrary.ru. – Режим доступа: по подписке;

8 Электронные периодические издания ИВИС : универсальная база данных / ООО «ИВИС». – Москва, [200 –]. – URL: http://eivis.ru. – Режим доступа: по подписке.

в) лицензионное и свободно распространяемое программное обеспечение:

– 7-Zip;
– Adobe Acrobat Reader;
– Astra Linux Special Edition;
– Kaspersky Endpoint Security;
– LibreOffice;
– Microsoft Office;
– Microsoft Windows;
– OnlyOffice;
– Р7-Офис.

г) базы данных и информационно-справочные системы:

1 ГАРАНТ : справочно-правовая система / ООО «Правовой центр «Гарант». – Кемерово, [200 –]. – Режим доступа: компьютерная сеть Сиб. гос. индустр. ун-та.;

2 КонсультантПлюс : справочно-правовая система / ООО «Информационный центр АНВИК». – Новокузнецк, [199 –]. – Режим доступа: компьютерная сеть библиотеки Сиб. гос. индустр. ун-та.;

3 Техэксперт : информационно-справочная система / ООО «Группа компаний «Кодекс». – Кемерово, [200 –]. – Режим доступа: компьютерная сеть Сиб. гос. индустр. ун-та.

15 Материально-техническое обеспечение учебной дисциплины

Материально-техническое обеспечение учебной дисциплины включает учебные аудитории, оснащенные оборудованием, компьютерной техникой, и техническими средствами обучения, в том числе:

- учебную аудиторию для проведения занятий лекционного типа, оборудованную учебной доской, экраном и мультимедийным

проектором;
- учебную аудиторию для проведения занятий семинарского типа (практических занятий);
- учебную аудиторию (помещения) для групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации;
- помещения для самостоятельной работы, оснащенные компьютерной техникой с возможностью подключения к сети «Интернет» и обеспечением доступа в электронную информационно-образовательную среду, научно-техническую библиотеку СибГИУ.

Рабочая программа дисциплины составлена в соответствии с требованиями ФГОС ВО по направлению подготовки (специальности) 15.03.06 «Мехатроника и робототехника».

Составитель(и):

заведующий кафедрой Кубарев Василий Анатольевич (кафедра электротехники, электропривода и промышленной электроники).

Рабочая программа дисциплины рассмотрена и утверждена на заседании кафедры.

Согласована:

Руководитель проектов
отдела по внедрению АСУ ТП
РИЦ АСУТП «Сибирь
ООО «ЕвразТехника»
должность, степень, звание
представителя работодателя



Д. Г. Чудинов
инициалы, фамилия

Приложение

Тестовые задания для входного контроля знаний обучающихся

Перечень вопросов для тестирования:

1. На сколько равных частей можно поделить с помощью 3-х старших разрядов 16-разрядой шины адреса общее адресное пространство МПС?

1. - 3
2. - 4
3. - 8
4. - 7

2. Что необходимо сделать в программе, чтобы настроить младшие 4 разряда порта Р1 МК-51на ввод, а старшие 4 разряда – на вывод?

1. Выполнить команду MOV P1, 0Fh
2. Выполнить команду MOV P1, # 0Fh
3. Выполнить команду MOV P1, # 3Fh
4. Выполнить команду MOV P1, F0h

3. Размер адресного пространства устройств ввода-вывода в системах на базе МП 8086?

1. - 1 МБ
2. - 16 МБ
3. - 64 КБ
4. - 128 КБ

4. Что характеризует понятие «командный цикл работы МП»?

1. Запись байта данных в порт
2. Время выполнения команды микропроцессора
3. Время записи слова данных в ОЗУ
4. Время чтения слова данных из ОЗУ

5.Какой тип м/с памяти используется для создания внешнего кэша?

1. м/с памяти статического типа
2. м/с памяти динамического типа
3. м/с памяти типа EEPROM
4. м/с памяти типа FLASH

6.Какая шина МПС является двунаправленной?

1. – Шина адреса
2. - Шина адреса/данных
3. - Шина данных
4. - Шина управления

7.Сколь байт содержит дальний адрес перехода на П/П в системах на базе МП 8086?

1. - 3 байт
2. - 4 байт
3. - 1 байт
4. - 2 байт

8. Командный цикл работы МП делится на две фазы:

1. – Фаза машинного такта и фаза исполнения
2. – Фаза командного цикла и фаза выборки
3. – Фаза исполнения и фаза рекурсии
4. – Фаза выборки и фаза исполнения

9.Какое из адресных пространств памяти в системах на базе МК-51 доступно только для чтения?

1. Адресное пространство Ввода/вывода
2. Адресное пространство памяти программ
3. Адресное пространство внутренней памяти данных
4. Адресное пространство внешней памяти данных

10. Метка команды Loop не должна находиться дальше, чем за …. от её текущего положения?

1. – 127 байт
2. – 128 байт
3. – 256 байт
4. – 512 байт

Задания и вопросы для текущего контроля знаний обучающихся по разделам (темам) учебной дисциплины

Тема 1.1 Ретроспектива развития и основные виды программируемых логических интегральных схем

1 Тестирование по результатам освоения теоретического материала и самостоятельной работы

Тестирование проводится для определения степени усвоения материала, а также выполнения самостоятельной работы в рамках часов, отведённых на самостоятельную работу обучающихся, в СУО СибГИУ.

Перечень вопросов для тестирования:

1. Что обозначает аббревиатура HDL в названии языка Verilog HDL?
Выберите один ответ:

1. Hardware Description Language (Язык описания аппаратуры)
2. High Discontinuity Language (Язык высокой дискретности)
3. High Density Language (Язык высокой плотности)
4. High Definition Language (Язык высокой точности)

2. Для определения задачи (процедуры) используются ключевые слова:
Выберите один ответ:

1. specify - endspecify
2. module - endmodule
3. fork - join
4. begin - end
5. task - endtask

3. Каким языком является Verilog HDL?
Выберите один ответ:

1. Языком визуального программирования высокого уровня
2. Языком описания аппаратуры
3. Языком программирования аппаратуры
4. Языком программирования низкого уровня (язык ассемблера)
5. Языком программирования высокого уровня

4. Направление работы порта на вход задается ключевым словом:
Выберите один ответ:

1. triwire
2. output
3. wire
4. reg
5. input

5. Направление работы порта на выход задается ключевым словом:
Выберите один ответ:

1. wire
2. input
3. output
4. triwire
5. inout

6. Для указания того, что срабатывание происходит "по переднему фронту" используется ключевое слово:
Выберите один ответ:

1. join
2. fork
3. end
4. posedge
5. negedge

7. Направление работы порта как двунаправленного (вход/выход) задается ключевым словом:
Выберите один ответ:

1. inout
2. output
3. input
4. wire
5. triwire

8. Для определения модуля используются ключевые слова:
Выберите один ответ:
1. specify - endspecify
2. begin - end
3. fork - join
4. module - endmodule
5. task - endtask

9. Для указания того, что срабатывание происходит "по заднему фронту" используется ключевое слово:
Выберите один ответ:
1. end
2. negedge
3. posedge
4. join
5. fork

10. Что обозначает аббревиатура RTL в наименовании "RTL-описание устройства"?
Выберите один ответ:
1. Root transfer level (Уровень корневых передач)
2. Rack transfer level (Уровень межстоечных передач)
3. Register transfer level (Уровень регистровых передач)
4. Rapid transfer level (Уровень быстрых (скоростных) передач)

Тема 1.2 Параметры СБИС программируемой логики и особенности её использования

1 Тестирование по результатам освоения теоретического материала и самостоятельной работы

Тестирование проводится для определения степени усвоения материала, а также выполнения самостоятельной работы в рамках часов, отведенных на самостоятельную работу обучающихся, в СУО СибГИУ.

Перечень вопросов для тестирования:

1. Укажите какой из операторов цикла выполняет блок выражений непрерывно.
Выберите один ответ:

1. forever
2. repeat
3. for
4. while

2. Укажите какой из операторов цикла выполняет блок выражений фиксированное количество раз, и не содержит в явном виде переменную цикла.
Выберите один ответ:
1. while
2. forever
3. repeat
4. for

3. Укажите какой из операторов цикла инициализирует переменную цикла и выполняет блок выражений и производит модификацию переменной цикла до тех пор, пока его условие не примет значение false ("ложно" или логический "0").
Выберите один ответ:
1. repeat
2. forever
3. for
4. while

4. Для определения группы последовательно исполняемых блоков используются ключевые слова:
Выберите один ответ:
1. fork - join
2. task - endtask
3. begin - end
4. module - endmodule
5. specify - endspecify

5. Для определения группы параллельно исполняемых блоков используются ключевые слова:
Выберите один ответ:
1. fork - join
2. specify - endspecify
3. begin - end
4. module - endmodule
5. task - endtask

6. Укажите какой из операторов цикла выполняет блок выражений до тех пор, пока его условие не примет значение false ("ложно" или логический "0").

Выберите один ответ:

1. forever
2. repeat
3. for
4. while

7. Заданы переменные: a= 3b111; b= 2b10. Какое состояние на шине {a,b}?

Выберите один ответ:

1. 110
2. 11110
3. 111
4. 10111
5. 101

8. К каким блокам относится блок initial?

Выберите один ответ:

1. Синтезируемым
2. К несинтезируемым

9. Какой полной записи числа соответствует в Verilog запись числа вида 8'd1 ?

Выберите один или несколько ответов:

1. 8'd11111111
2. 8'd0000_0001
3. 8'd1111_1111
4. 8'd00000001
5. 8'd1000_0000
6. 8'd10000000

10. К каким блокам относится блок always?

Выберите один ответ:

1. Синтезируемым
2. К несинтезируемым

Тема 2.1 Основы проектирования цифровых устройств на базе ПЛИС с использованием САПР

1 Тестирование по результатам освоения теоретического материала и самостоятельной работы

Тестирование проводится для определения степени усвоения материала, а также выполнения самостоятельной работы в рамках часов, отведенных на самостоятельную работу обучающихся, в СУО СибГИУ.

Перечень вопросов для тестирования:

1. ПЛИС, имеющие программируемую матрицу «И» и фиксированную матрицу «ИЛИ» — это…
   1. Программируемая логическая матрица (ПЛМ)
   2. Программируемая матричная логика (ПМЛ)
   3. Программируемая макрологика (ПМ)
   4. Программируемые коммутируемые матричные блоки (ПКМБ)
   5. Программируемые вентильные матрицы (ПВМ)

2. ПЛИС, имеющие программируемую матрицу «И» и программируемую матрицу «ИЛИ» — это…
   1. Программируемая логическая матрица (ПЛМ)
   2. Программируемая матричная логика (ПМЛ)
   3. Программируемая макрологика (ПМ)
   4. Программируемые коммутируемые матричные блоки (ПКМБ)
   5. Программируемые вентильные матрицы (ПВМ)

3. ПЛИС, имеющие одну программируемую матрицу «И-НЕ», но за счет многочисленных инверсных обратных связей способные формировать сложные логические функции — это…
   1. Программируемая логическая матрица (ПЛМ)
   2. Программируемая матричная логика (ПМЛ)
   3. Программируемая макрологика (ПМ)
   4. Программируемые коммутируемые матричные блоки (ПКМБ)
   5. Программируемые вентильные матрицы (ПВМ)

4. ПЛИС, содержащие несколько (обычно 4—8) матричных логических блоков (МЛБ), объединенных коммутационной матрицей.
   1. Программируемая логическая матрица (ПЛМ)
   2. Программируемая матричная логика (ПМЛ)
   3. Программируемая макрологика (ПМ)
   4. Программируемые коммутируемые матричные блоки (CPLD)
   5. Программируемые вентильные матрицы (ПВМ)

5. ПЛИС, состоящие из логических блоков и коммутирующих путей - программируемых матриц соединений. Логические блоки таких ПЛИС состоят из одного или нескольких относительно простых логических элементов, в основе которых лежит таблица перекодировки (ТП, Look-up table-LUT), программируемый мультиплексор, D-триггер, а также цепи управления — это...
   1. Программируемая логическая матрица (ПЛМ)
   2. Программируемая матричная логика (ПМЛ)
   3. Программируемая макрологика (ПМ)
   4. Программируемые коммутируемые матричные блоки (ПКМБ)

5. Программируемые вентильные матрицы (ПВМ)

6. В каком году был разработан язык описания аппаратуры VHDL?
1. 1987
2. 1985
3. 2001
4. 1981
5. 1994

7. В каком году был разработан язык описания аппаратуры Verilog HDL?
1. 1987
2. 1985
3. 2001
4. 1981
5. 2005

8. Расположите правильно этапы процесса создания конфигурации ПЛИС в Quartus:
1. проектирование цифровой схемы;
2. анализ созданной схемы на наличие ошибок;
3. привязка входов и выходов схемы к конкретным выводам ПЛИС;
4. компиляция проекта и создание двоичных файлов для конфигурирования ПЛИС;
5. конфигурирование ПЛИС посредством USB Blaster.

9. Расположите производителей ПЛИС в порядке лидерства на рынке
1. Xilinx
2. Intel
3. Lattice Semiconductor
4. Achronix
5. Microsemi Corporation

10. В каком году были разработаны первые программируемые (маскируемые) интегральные схемы?
1. 1969
2. 1972
3. 1970
4. 1981
5. 1982

Тема 2.2 Методика сквозного проектирования цифровых устройств на базе ПЛИС

1 Тестирование по результатам освоения теоретического материала и самостоятельной работы

Тестирование проводится для определения степени усвоения материала, а также выполнения самостоятельной работы в рамках часов, отведённых на самостоятельную работу обучающихся, в СУО СибГИУ.

Перечень вопросов для тестирования:

1. Для устройства со следующим HDL описанием укажите правильный приоритет входных сигналов для сигналов **set**, **en** и **res**.

```
module device(res, set, en, clk, q);
output reg q;
input wire res;
input wire set;
input wire res;
input wire en;
input wire clk;
always @(posedge clk)

 if(res)
   q <= 1'b0;
 else
 if(set)
   q <= 1'b1;
 else
 if(en)
   q <= d;
endmodule
```

Ответ необходимо написать тремя словами через пробел строчными буквами. Например: res en set.

Ответ: _____

2. Укажите какую функцию реализует устройство со следующим HDL описанием.

```
module device(inp, outp);
input wire [3:0]inp;
output reg [6:0]outp;
always @*
begin
  case(inp)
   4'd0:  outp = 7'b0111111;
   4'd1:  outp = 7'b0000110;
   4'd2:  outp = 7'b1011011;
   4'd3:  outp = 7'b1001111;
   4'd4:  outp = 7'b1100110;
   4'd5:  outp = 7'b1101101;
```

```
   4'd6:  outp = 7'b1111101;
   4'd7:  outp = 7'b0000111;
   4'd8:  outp = 7'b1111111;
   4'd9:  outp = 7'b1101111;
  default:
   outp = 7'b1000000;
endcase
end
endmodule
```

Ответ необходимо написать одним словом в именительном падеже строчными буквами. Например: регистр, шифратор, дешифратор, делитель, мультиплексор, демультиплексор, счётчик, умножитель.
Ответ: _____

3. Укажите какую функцию реализует устройство со следующим HDL описанием.

```
module device(di0, en, dout1);
   input wire [7:0] di0;
   input wire en;
   output reg [7:0] dout1;
   always @(posedge en)  dout1 <= di0;
endmodule
```

Ответ необходимо написать одним словом в именительном падеже строчными буквами. Например: регистр, шифратор, дешифратор, делитель, мультиплексор, демультиплексор, счётчик, умножитель.
Ответ: _____

4. Укажите какую функцию реализует устройство со следующим HDL описанием.

```
module device(
  input wire signal,
  input wire [1:0]addr,
  output reg [3:0]out
);
always @*
  out = signal << addr;
endmodule
```

Ответ необходимо написать одним словом в именительном падеже строчными буквами. Например: регистр, шифратор, дешифратор, делитель, мультиплексор, демультиплексор, счётчик, умножитель.
Ответ: _____

5. Какую функцию реализует устройство с указанным HDL описанием?

```
module device(clk, reset, d,q);
input wire d;
input wire reset;
input wire clk;
output reg q;
always @(posedge clk)
if(reset)
  q <= 1'b0;
else
  q <= d;
endmodule
```

Выберите один ответ:

1. Триггер с синхронным сбросом
2. Триггер со входом разрешения записи
3. Триггер с асинхронным сбросом
4. Триггер со входом разрешения записи и асинхронным сбросом
5. Триггер с разрешением записи с синхронной установкой и асинхронным сбросом.

6. Какую функцию реализует устройство с указанным HDL описанием?

```
module device(clk, reset, d,q);
input wire d;
input wire reset;
input wire clk;
output reg q;

always @(posedge clk or posedge reset)
if(reset)
  q <= 1'b0;
else
  q <= d;
endmodule
```

Выберите один ответ:

1. Триггер с асинхронным сбросом
2. Триггер с синхронным сбросом
3. Триггер со входом разрешения записи и асинхронным сбросом
4. Триггер с разрешением записи с синхронной установкой и асинхронным сбросом.
5. Триггер со входом разрешения записи

7. Даны переменные a=10, b=15, какое значение примет переменная b после первого цикла в always?

```
always
begin
  a <= a+1;
  b = 20;
  b = a+b+10;
end
```

Выберите один ответ:

1. 41
2. 40
3. 31
4. 35
5. 36

8. Даны переменные a=10, b=15, какое значение примет переменная b после первого цикла в always?

```
always
begin
  a = a+1;
  b <= 20;
  b <= a+b+10;
end
```

Выберите один ответ:

1. 36
2. 40
3. 35
4. 41
5. 31

9. Даны переменные a=10, b=15, какое значение примет переменная b после первого цикла в always?

```
always
begin
  a <= a+1;
  b <= 20;
  b <= a+b+10;
end
```

Выберите один ответ:

1. 41
2. 30
3. 40
4. 35
5. 31

10. Даны переменные a=10, b=15, какое значение примет переменная b после первого цикла в always?

```
always
begin
  a = a+1;
  b = 20;
  b <= a+b+10;
end
```

Выберите один ответ:

1. 41
2. 30
3. 40
4. 35
5. 31

2 Выполнение практических работ

Задания для практических работ, теоретический и методический материал для самостоятельного изучения и вопросы для собеседования представлены в методических указаниях к практическим занятиям.

Примеры заданий к практическим работам приведены ниже.

Практическая работа 1. Применение ICARUS Verilog и GTKWaves для графического моделирования и просмотра дизайна

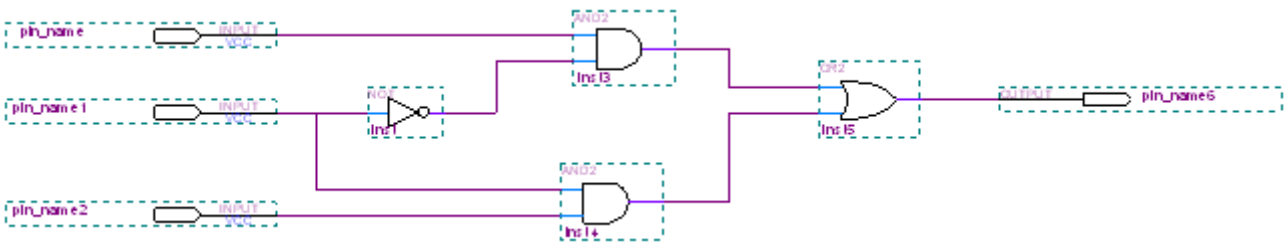
Задание: Создайте описание (если возможно – минимизируйте функцию) и промоделируйте работу устройств, заданных следующими логическими функциями в среде ICARUS Verilog:

1) F = X'*Y'*Z' + X*Y*Z + X*Y'*Z ;
2) F = A*B + A*B'*C' + A'*B*C ;
3) F = A'*B*(C*B*A' + B*C') ;
4) F = X*Y*(X'*Y*Z + X*Y'*Z + X*Y*Z' + X'*Y'*Z) ;
5) F = (A + A')*B + B*A*C' + C*(A + B')*(A' + B);

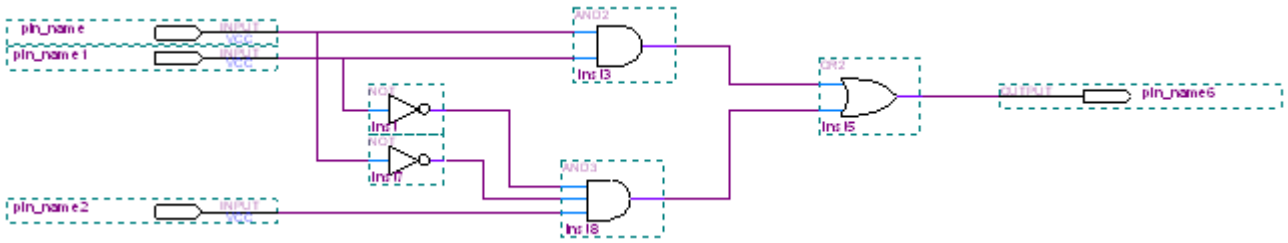
Практическая работа 2. Разработка комбинационных устройств на языке Verilog

Задание: Создайте описание и промоделируйте работу следующих устройств.

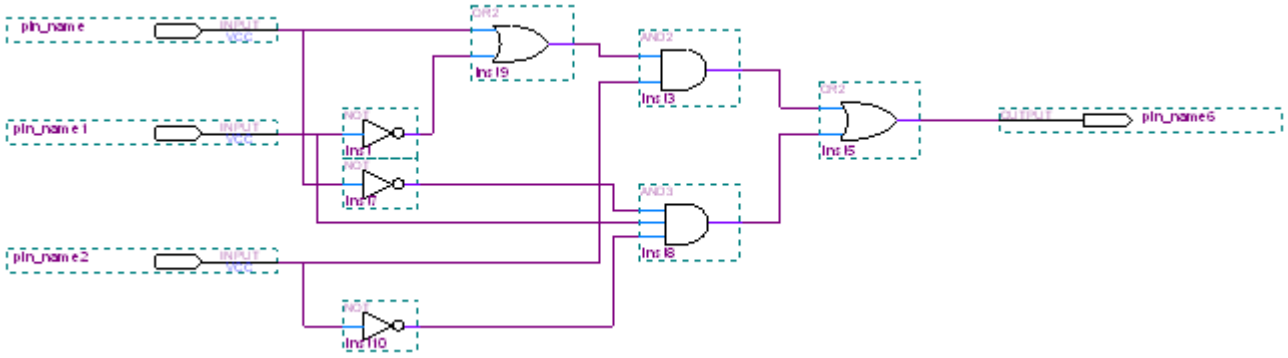
Вариант 1



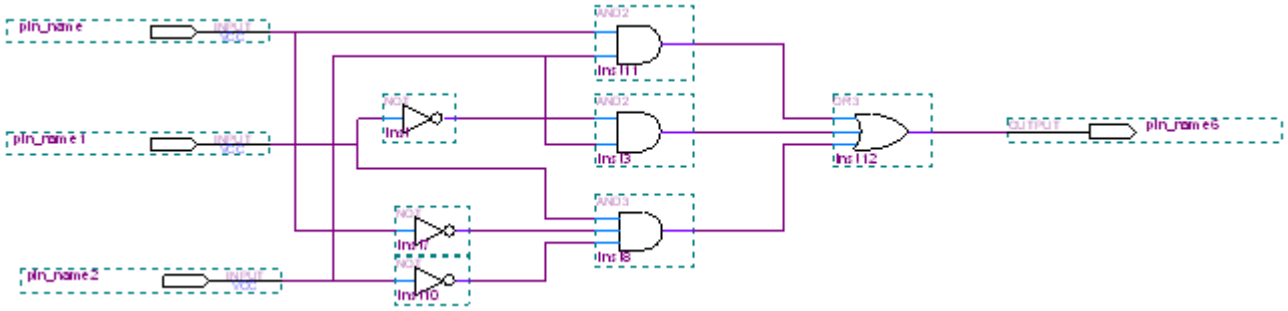
Вариант 2



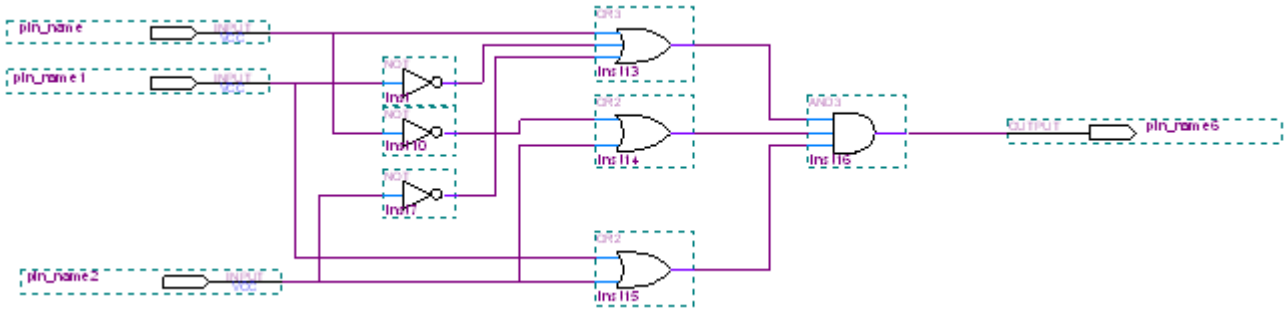
Вариант 3



Вариант 4



Вариант 5



Практическая работа 3. Изучение системы разработки Quartus

Задание 1. Логическая схема шифратора

Спроектируйте в графическом редакторе Quartus логическую схему шифратора 10x4. Выполните симуляцию заданной схемы, представьте результат. Составьте таблицу истинности для данного шифратора.

Задание 2. Логическая схема шифратора

Спроектируйте в графическом редакторе Quartus логическую схему шифратора 8x4. Выполните симуляцию заданной схемы, представьте результат. Составьте таблицу истинности для данного шифратора.

Задание 3. Логическая схема дешифратора

Спроектируйте в графическом редакторе Quartus логическую схему дешифратора 4x16. Составьте таблицу истинности для данного дешифратора.

Задание 4. Логическая схема дешифратора

Спроектируйте в графическом редакторе Quartus логическую схему дешифратора 5x32. Составьте таблицу истинности для данного дешифратора.

Задание 5. Логическая схема мультиплексора

Спроектируйте в графическом редакторе Quartus логическую схему мультиплексора 4x1. Составьте таблицу истинности для данного мультиплексора.

Задание 6. Логическая схема демультиплексора

Спроектируйте в графическом редакторе Quartus II логическую схему демультиплексора. Составьте таблицу истинности для данного демультиплексора 5x1.

Практическая работа 4. Разработка комбинационных устройств на языке Verilog

Задание: Создайте описание (если возможно – минимизируйте функцию) и промоделируйте работу устройств, заданных следующими логическими функциями:

1) F = X'*Y'*Z' + X*Y*Z + X*Y'*Z ;
2) F = A*B + A*B'*C' + A'*B*C ;
3) F = A'*B*(C*B*A' + B*C') ;
4) F = X*Y*(X'*Y*Z + X*Y'*Z + X*Y*Z' + X'*Y'*Z) ;
5) F = (A + A')*B + B*A*C' + C*(A + B')*(A' + B);

Практическая работа 5. Реализация типовых комбинационных устройств на языке Verilog

Задание: Реализуйте мультиплексор (демультиплексор) и проверьте его работу в соответствии с заданным вариантом:

1. Восьмиразрядный мультиплексор 4-в-1 (количество информационных сигналов – 4, разрядность – 8 бит).
2. Четырехразрядный мультиплексор 5-в-1 (количество информационных сигналов – 5, разрядность – 4 бит).
3. Одноразрядный мультиплексор 8-в-1 со входом разрешения работы EN. Активный уровень сигнала EN – логический «0». При подачи

на вход EN сигнала с уровнем логической «1», выходной сигнал мультиплексора должен устанавливаться в высокоимпедансное состояние.

4. Восьмиразрядный демультиплексор 1-в-4 (количество выходных сигналов – 4, разрядность – 8 бит).

5. Четырехразрядный демультиплексор 1-в-5 (количество выходных сигналов – 5, разрядность – 4 бит).

Практическая работа 6. Реализация последовательностных логических устройств на языке Verilog

Задание: Реализуйте последовательностное устройство и проверьте его работу в среде ModelSim в соответствии с заданным вариантом:

1. 8-разрядный синхронный параллельный регистр со входами сброс и установки.

2. 16-разрядный сдвиговый регистр с параллельной загрузкой. Направление сдвига задается логическим уровнем на соответствующем входе.

3. Преобразователь последовательного кода интерфейса RS-232 в параллельный код.

4. Кольцевой 16-разрядный регистр сдвига. Входные данные – 8-разрядные. Направление и величина сдвига задаются внешними сигналами.

5. Блок памяти типа FIFO – восемь 8-разрядных слов.

4 Оценивание обучающегося на зачете с оценкой

Промежуточная аттестация производится на основе текущего контроля успеваемости при условии выполнения всех заданий в семестре, предусмотренных фондом оценочных средств по дисциплине.